

PERIFERNÍ ZAŘÍZENÍ

Přednášející: Zdeněk Kotásek

Ústav počítačových systémů, místnost č. L336

Charakteristika předmětu

- Předmět zaměřený na principy řízení periferních operací, sběrnice systémové, sběrnice vstup/výstupní, principy činnosti a konstrukce periferních zařízení.
- Přednášky, 2 laboratorní cvičení.

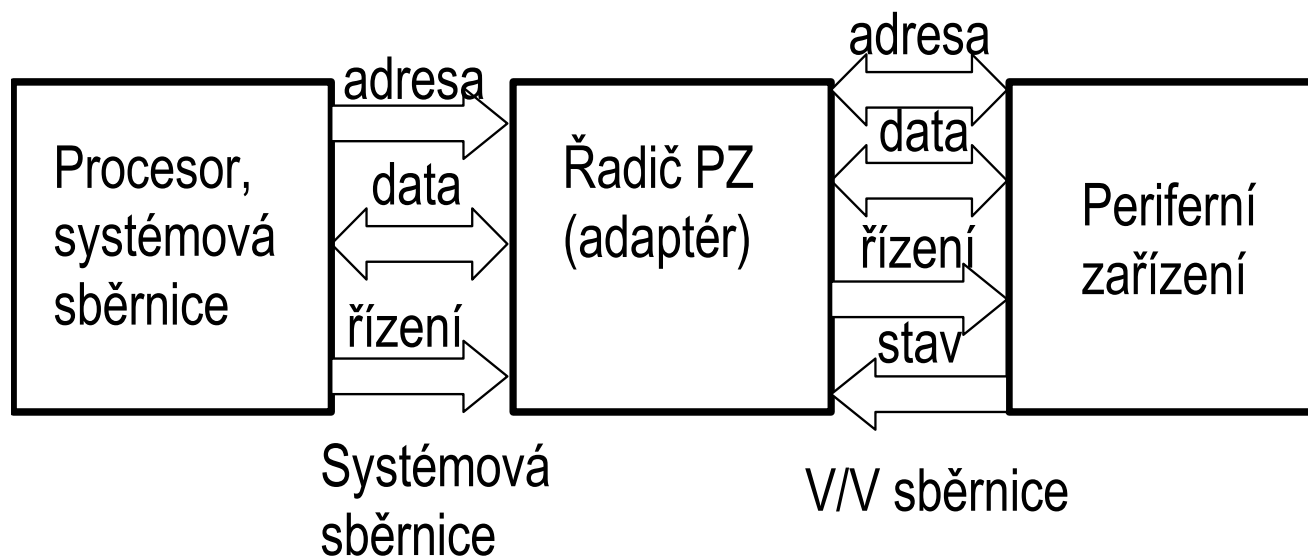
- Hodnocení předmětu:
Semestrální zkouška: 66 bodů
Půlsemestrální zkouška: 30 bodů
Laboratoře: 2 x 2 body

Osnova přednášky:

- Základní principy provádění periferních operací.
- Způsob zahájení periferní operace.
- Principy komunikace mezi procesorem a řadičem periferního zařízení (PZ) nebo jiným zařízením v systémové sběrnici.
- Způsoby komunikace s registry řadiče.
- Systémová sběrnice (pojem sdílená/nesdílená sběrnice, pojem dedikovaná/nededikovaná sběrnice).
- Služby systémové sběrnice.
- Řadič periferního zařízení, jeho konstrukce.
- V/V sběrnice.
- Periferní zařízení (přerušování, programová obsluha, DMA), DMA - Direct Memory Access – přímý přístup do paměti.

Základní principy realizace periferní operace

- Na periferní operaci se podílejí:
procesor – systémová sběrnice – řadič PZ – V/V sběrnice – periferní zařízení.



- Při úvahách o způsobu **realizace periferní operace (PO)** je třeba řešit:
 - způsob zahájení periferní operace,
 - komunikace mezi zařízeními na systémové sběrnici podílejícími se na periferní operaci (procesor → řadič PZ a naopak), nebo komunikace mezi zařízeními přímo bez účasti procesoru – např. sběrnice UNIBUS,
 - jakým způsobem bude realizován přenos dat přes systémovou sběrnici,
 - komunikace mezi zařízeními na V/V sběrnici podílejícími se na periferní operaci,
 - jakým způsobem bude realizován přenos dat na V/V sběrnici (mezi řadičem PZ a PZ a v opačném směru),
 - jakým způsobem bude procesor informován o stavu PZ (velmi důležité, protože V/V operaci PZ nemá smysl začínat, pokud je PZ nepřipraveno nebo v poruše, stejně tak validita dat získaných v průběhu periferní operace, během níž došlo k poruše, je diskutabilní) => stav PZ se zjišťuje vždy před zahájením a po skončení PO,

- jakým způsobem bude procesor informován o ukončení PO, pokud byla periferní operace realizována autonomně,
- způsob ukončení periferní operace (stavová informace, reakce na chybové a poruchové stavy).

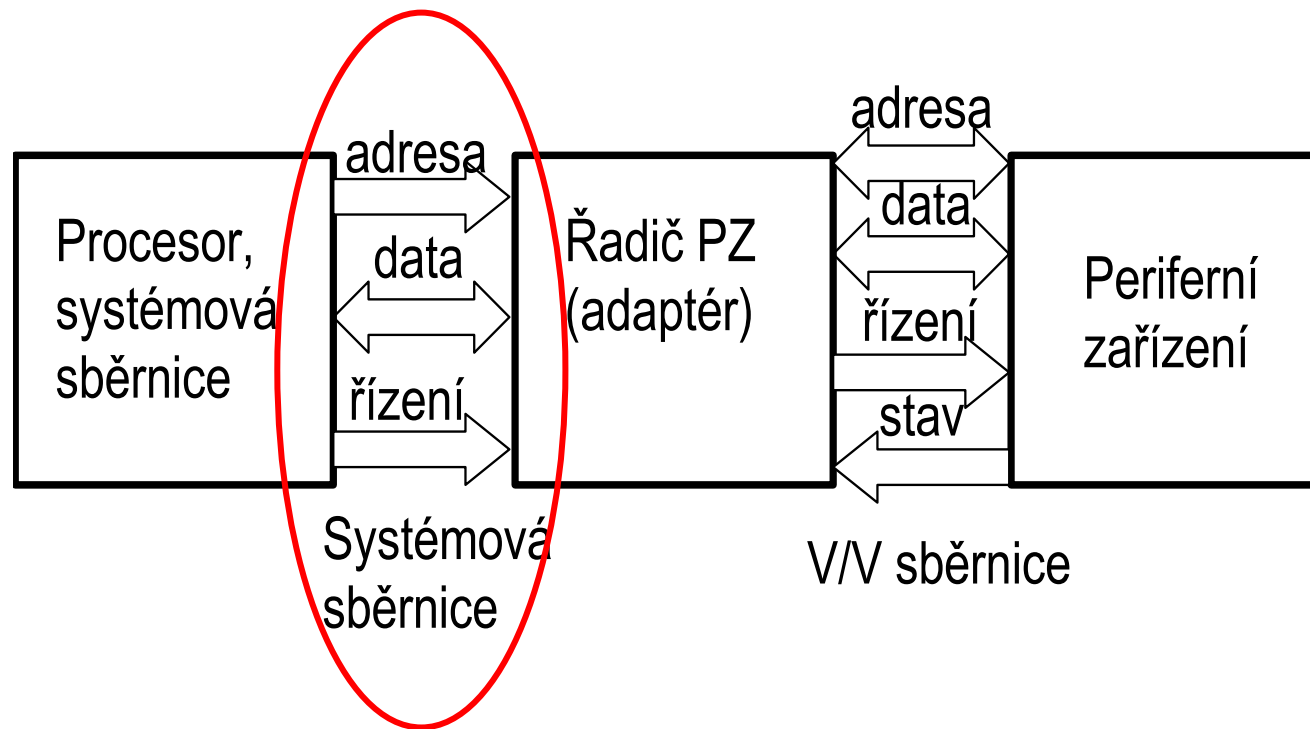
Způsob zahájení periferní operace

Musí existovat způsob, jak procesor dá vědět řadiči PZ, že má zahájit periferní operaci.

Jak to provede?

V řadiči musí existovat bit, programově ovladatelný (řiditelný) procesorem (např. instrukcí assembleru). Tento bit je většinou označován jako „**start operace**“. Je součástí řídicího registru.

Důležité: toto se děje přes systémovou sběrnici – do bitu „start operace“ se vloží „1“ – zápis do ostatních bitů řídicího registru je maskován.



Řešení:

Bit „start operace“ je často součástí tzv. **řídícího registru** (do něj je možné zapisovat, ale jeho obsah i číst).

Jiná alternativa: v řadiči PZ je **řídící registr** a **stavový registr**.

- Řadič PZ musí umět rozpoznat na adresové části systémové sběrnice, že je adresován jeho registr a vložit obsah datové části systémové sběrnice do adresovaného registru (v případě bitu „start operace“ do jeho jediného bitu).
- Čtení obsahu stavového registru – řadič rozpozná adresu stavového registru na adresové části systémové sběrnice a vloží jeho obsah na datovou část systémové sběrnice (princip, který platí pro všechny registry).
- Systémová sběrnice musí být vybavena signály, kterými jsou tyto operace řízeny.
- Tyto signály jsou generovány na základě rozpoznání instrukce vstupu/výstupu – generuje je řadič systémové sběrnice, který je součástí procesoru.

Principy komunikace mezi procesorem a řadičem PZ (nebo jiným zařízením v systémové sběrnici)

- Je založena na komunikaci s registry řadiče (čtení/zápis), tento způsob komunikace je realizován např. před zahájením periferní operace a po jejím skončení.
- Odehraje se na základě realizace *instrukce vstupu/výstupu*, příp. jiné skupiny instrukcí (viz vstupy/výstupy mapované do adresového prostoru operační paměti) – bude předmětem přednášky.
- Typy přenosů:
 - mezi univerzálním registrem procesoru (dříve střadačem) a registry řadiče (adresován na sběrnici je registr řadiče), instrukce vstupu/výstupu – pouze omezený repertoár
 - není možné realizovat pomocí jediné instrukce přenos mezi registrem řadiče a operační pamětí – adresy obou by musely být ve stejném okamžiku vystaveny na sběrnici,

- přenosy dat mezi řadičem (jeho datovým registrem) a pamětí se pomocí realizace instrukcí odehrávají ve 2 fázích: registr řadiče → universální registr procesoru, universální registr procesoru → paměť (universální registr procesoru je adresován implicitně typem instrukce – není adresován obsahem adresové části systémové sběrnice).
- Stejný problém vzniká při přenosech DMA (Direct Memory Access) - přímý přístup do paměti – tam je způsob současného adresování dvou komponent, mezi nimiž je realizován přenos, řešen podobně.
- Pozor: při operaci „přímý přístup do paměti“ je procesor mimo hru – data se přenášejí z registru řadiče PZ přímo do operační paměti, příp. v opačném směru (řízeno hardwarově).

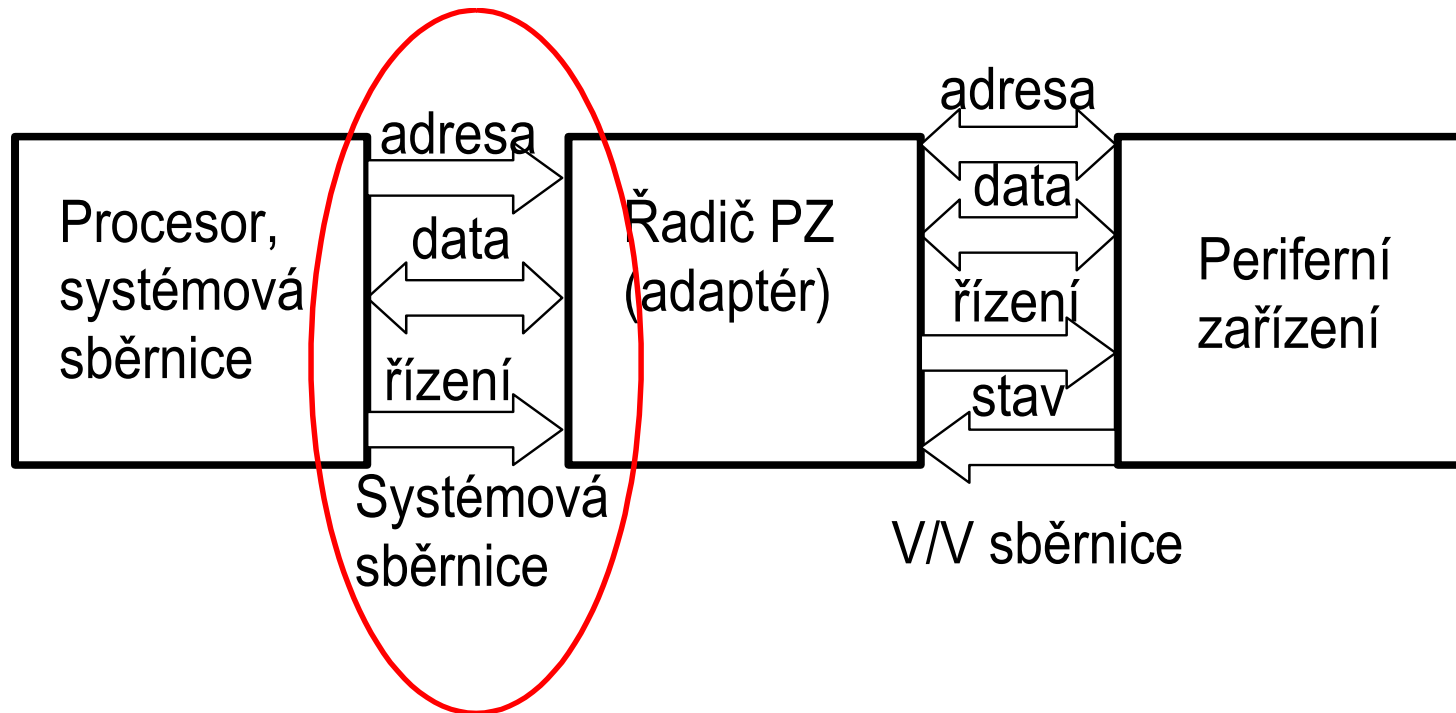
Dva způsoby komunikace s registry řadiče

- izolované vstupy/výstupy (instrukce typu IN/OUT),
 - vstupy/výstupy mapované do paměťového prostoru operační paměti (instrukce pro práci s pamětí) – oba principy budou vysvětleny.
- Principy komunikace přes DMA (přímý přístup do paměti).
 - Principy komunikace s využitím přerušení.
 - Obě tyto problematiky patří do oblasti řízení periferních operací.

Tyto techniky budou prezentovány tak, aby reflektovaly způsob řešení těchto problémů v technice PC.

Důležité: při studiu principů realizace periferních operací hraje důležitou roli systémová sběrnice a její vybavení signály zajišťujícími požadované funkce.

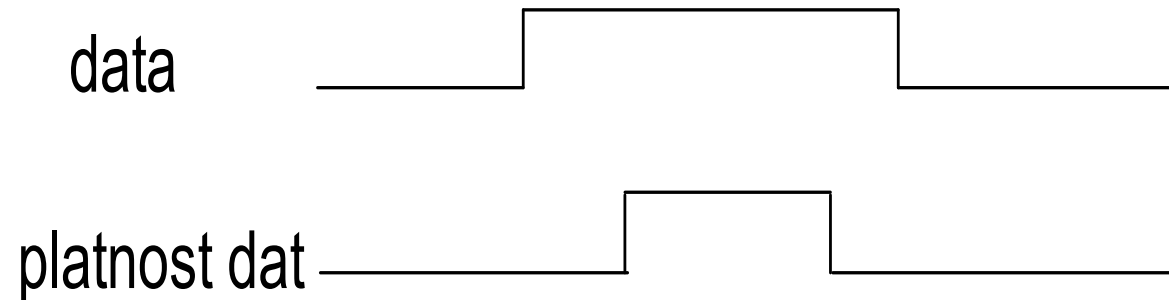
Systemová sběrnice



- Sběrnice XT, ISA, EISA, PCI, PCI Express – systémové sběrnice, které našly uplatnění v personálních počítačích.

- Přechod na vyšší typ systémové sběrnice – většinou proto, poněvadž se zvýší požadavky na **rychlost sběrnice** – kmitočet synchronizace včetně alternativy přenosu od obou hran synchronizačního signálu - v důsledku zvyšování rychlosti procesoru - a na **šířku sběrnice** (v důsledku rozšíření sběrnice procesoru).
- Důsledek zvyšování rychlosti procesoru – existovaly alternativy PC, kdy tzv. programové řízení periferních operací bylo realizováno na srovnatelných rychlostech jako režimy DMA (důvod: nerovnováha mezi technologickou úrovní procesoru a řadiče DMA) – **PIO** (Programmed Input/Output) **režimy** v. **DMA režimy (Direct Memory Access - DMA modes)**.
- Rychlost sběrnice – MB/s (GB/s, TB/s) – tento údaj je ovlivnitelný:
 - kmitočtem, jímž je synchronizována sběrnice [MHz, GHz]
 - šířkou sběrnice [B]
 - technologií sběrnice (paralelní v. sériové přenosy) – dnes GT/s (T – transfers)
- PC - přechod z ISA na PCI: nutnost zachovat možnost používat v počítačích s vyšším typem sběrnice i starší typy řadičů/adaptérů – Pentium se systémovou sběrnici PCI bylo vybavováno do jisté doby sběrnici ISA (konektor ISA na systémové desce) – **kompatibilita zdola** (není vždy dodrženo).

- Typy informace přenášené po systémové sběrnici (data, adresy, příkazy, stavová informace).
- Typ adresy: adresa registru/paměti.
- Časová relaci mezi daty a řídicími signály:



- Dynamické parametry „předstih“ a „přesah“ (vztah „data“ vůči „platnost dat“).
- Na sběrnici jsou nejprve vložena data (na její datovou část), pak je generován řídicí signál, jímž je:
 - pro přijímací stranu vymezena platnost dat na sběrnici,
 - vložena informace z datové sběrnice do registru na přijímací straně (funguje jako synchronizační signál - pro datový registr).

Pojem nesdílená/sdílená sběrnice

Nesdílená sběrnice – každý typ informace (data, adresy, příkazy, stav) je přenášen po samostatných sadách vodičů) – např. sběrnice ISA.

Sdílená sběrnice – všechny typy informace se posílají po jedné společné sadě vodičů => ve sběrnici pak musí být tzv. identifikační signály, kterými se rozliší, jaký typ informace je v aktuálním okamžiku na sběrnici, např. sběrnice PCI (sdílení dat a adresy) – tzv. multiplexovaná sběrnice.

Jiná možnost – časový multiplex, tzn. jednotlivé informace přenášeny v přesně vymezených časových intervalech.

Rozlišujeme pojmy sdílená/nesdílená sběrnice v. dedikovaná/nededikovaná sběrnice.

Dedikovaná sběrnice – na sběrnici je možné připojit pouze jedno zařízení.

Nededikovaná sběrnice - na sběrnici je možné připojit více zařízení.

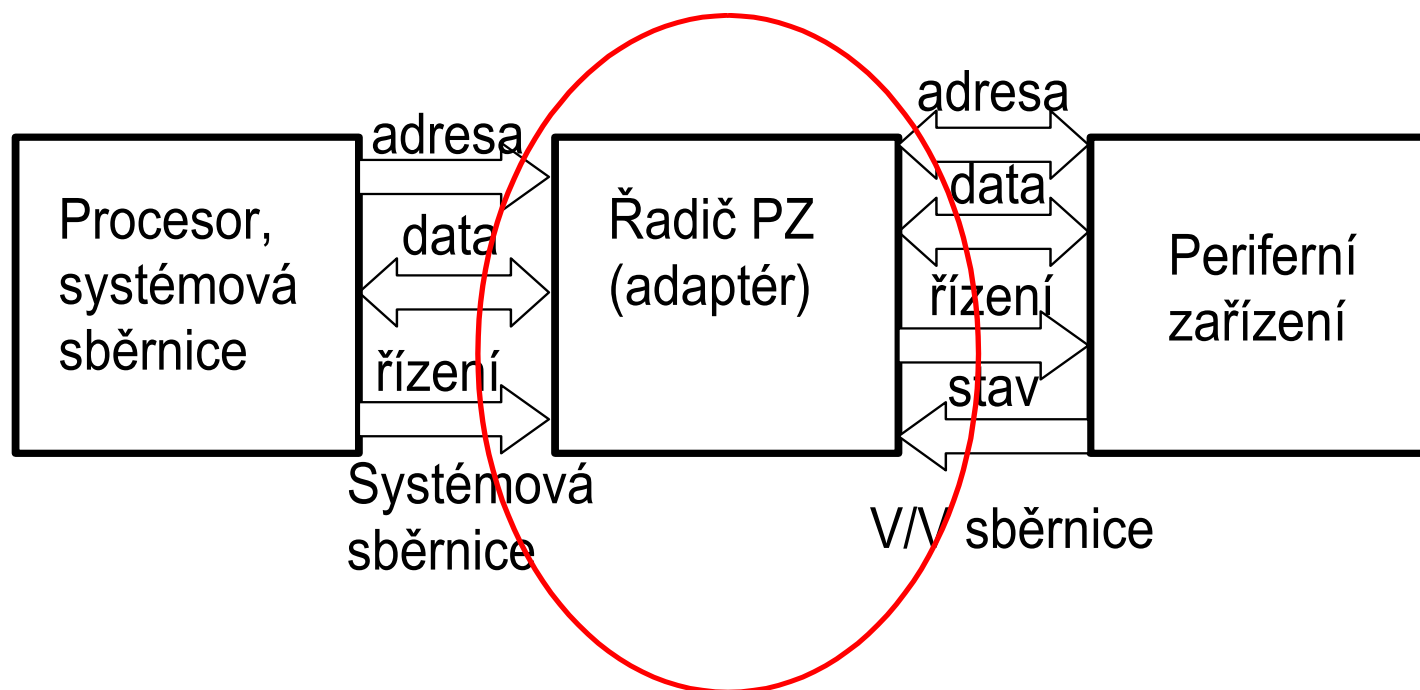
Mechanická konstrukce systémové sběrnice

- rozvody na systémové desce,
- vyvedená na konektor systémové sběrnice na desce (konektor sběrnice XT, ISA, EISA, PCI, PCI Express) – někdy nesprávně označovaný jako V/V konektor,
- přes tento konektor komunikuje procesor s klienty systémové sběrnice (někteří klienti jsou umístěni přímo na systémové desce).
- klient systémové sběrnice – např. řadič PZ.

Služby systémové sběrnice

- přenos dat
 - přenos adresy
 - přenos řídicí informace
 - přenos stavové informace
- Řídicí informace:
 - výkonné signály pro přenos informace
 - signály pro inicializaci a realizaci DMA
 - signály pro inicializaci a realizaci žádosti o přerušení
 - jiné

Řadič (adaptér) PZ



- Při návrhu řadiče je nutno se zabývat:
 - principy komunikace mezi procesorem a řadičem přes systémovou sběrnici,
 - principy komunikace mezi řadičem PZ a PZ přes V/V sběrnici,
 - řízením PZ, z toho všeho vycházející konstrukcí řadiče.

- Z hlediska provádění periferních operací => pro každé PZ musí být v počítači prvek, který autonomně řídí PZ, zjišťuje jeho stav, přebírá data a následně je přenáší do procesoru (a v opačném směru) – to jsou funkce řadiče PZ.
- Různá úroveň řízení PO:

Průběh PO je řízen po celou dobu provádění periferní operace řadičem, pak signály mezi řadičem a PZ jsou typické pro dané PZ – např. rozhraní ST 506, v němž najdeme signál, jímž se řídí vystavení hlav na požadovanou stopu – jeden puls na tomto vodiči – vystavení o jednu stopu => ze struktury rozhraní jednoznačně poznáme, pro jaký typ PZ bylo toto rozhraní zkonstruováno (dnes se již nevidí).

Autonomní provádění PO – řadič nejprve zjistí stav PZ, pokud je PZ v pořádku, zahájí PO na tomto PZ (vložením parametrů PO do registrů PZ), tu pak PZ realizuje autonomně bez pozornosti procesoru – po jejím skončení jsou pak ve hře mechanismy, jimiž PZ uvědomí řadič PZ a řadič PZ následně procesor, že PO byla skončena (současný stav).

Zjišťování stavu PZ a řadiče:

Ukončení autonomního provádění PO je okamžik, kdy **řadič PZ musí zjistit, jak PO dopadla** => musí se zjistit stav PZ, pokud je hlášena nějaká chyba (včetně třeba i poruchy hardware PZ), pak bude PO považována za neplatnou a musí se zopakovat.

Dvě fáze zjišťování stavu (obecně) – nejprve je do procesoru přenesena tzv. **stavová slabika** (status byte) – v ní bit „vznikla chyba“ (any error) – většinou následkem poruchy komponent disku (hardware).

Analýza stavové slabiky procesorem – pokud vznikla chyba, pak je nutno získat podrobnější informaci o poruše => následně přenos **slabik závad** (sense byte) – jeden bit ve slabice závad – jeden typ poruchy.

Čím složitější PZ, tím více slabik závad (disk má výrazně větší počet slabik závad než tiskárna Centronics – ta nemá žádnou, má pouze stavovou slabiku).

Centronics – tiskárna nemá stavové registry, stavové signály jsou součástí rozhraní – např. „konec papíru“ (paper end).

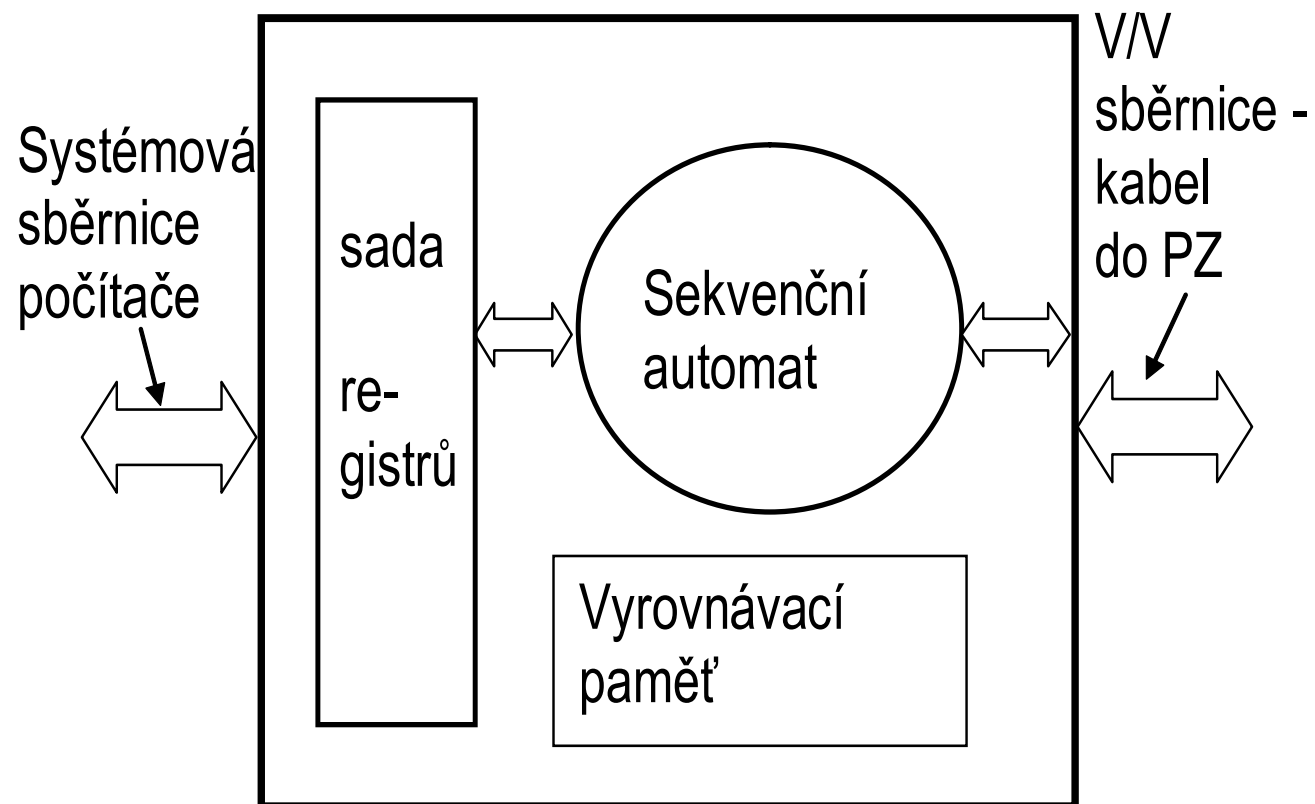
Registry, v nichž je uložena stavová informace, jsou adresovatelné ze strany procesoru.

Důležitý dílčí závěr:

- Zjišťování stavu PZ a jeho následná analýza jsou důležitou a nedílnou součástí řízení a provádění PO.

Příklad konstrukce řadiče PZ

- Řadič PZ komunikuje s procesorem přes registry řadiče dostupné z procesoru pomocí instrukcí procesoru – do registrů řadiče je z procesoru možné zapisovat, resp. do procesoru jejich obsah číst.
- Informace uložená v registrech – např. **parametry periferní operace**.

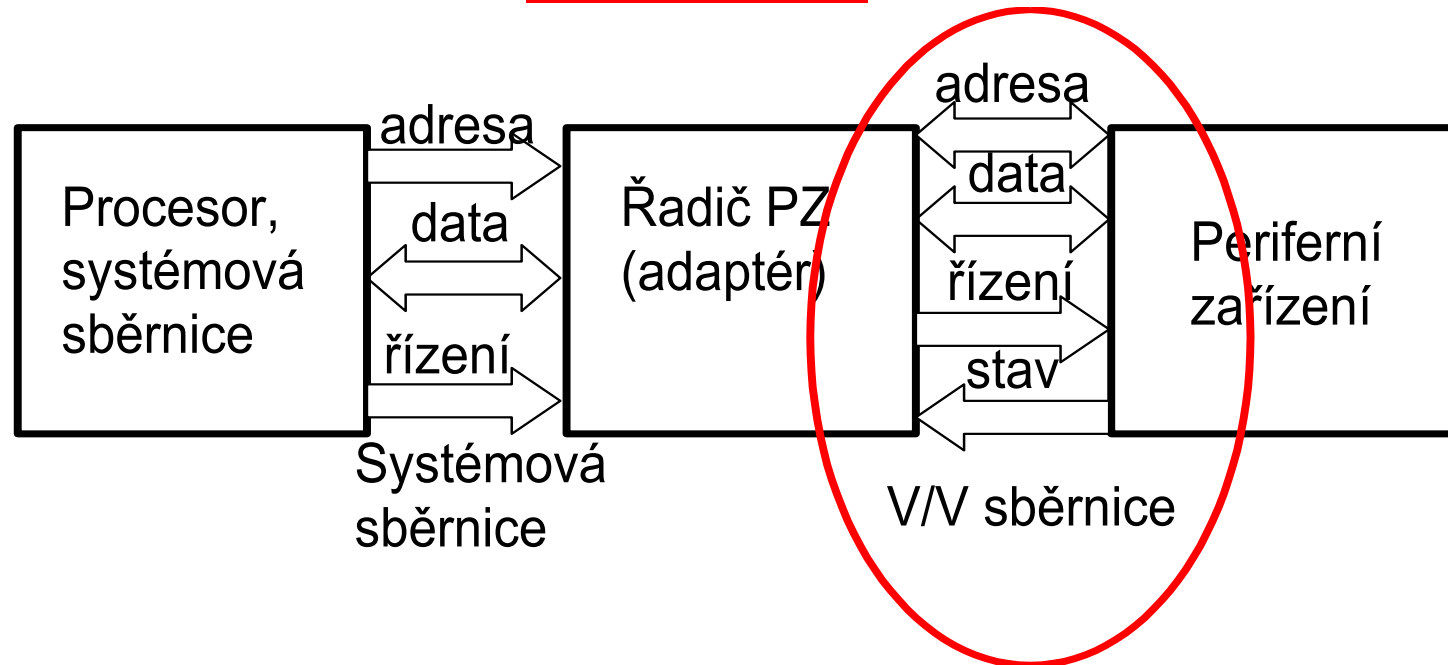


- Pojem *vyrovnávací paměti* (anglicky *buffer*)
 - Vyrovnávací paměť "vyrovnává" rozdíl v rychlosti zařízení komunikujících mezi sebou.
 - V komunikaci procesor – PZ může být fyzicky umístěna buď v řadiči PZ nebo v PZ.
 - Tiskárna – vyrovnávací paměť s kapacitou řádku/stránky je součástí tiskárny.
 - Disková paměť – vyrovnávací paměť je součástí řadiče (kapacita jeden sektor - dříve / více sektorů - nyní).
- **Potřeba existence vyrovnávací paměti souvisí i s potřebou realizovat PO autonomně** – čtená data přenést nejprve do vyrovnávací paměti řadiče PZ (např. operace čtení) – může být ve hře mechanická část operace, pak teprve realizovat přenos do operační paměti přes **systemovou sběrnici**. Případně ve směru opačném (operace zápis).

- Možný příklad činnosti řadiče, spolupráce s počítačem, komunikace s PZ (operace zápis dat na disk):
 - Procesor vloží do vyrovnávací paměti řadiče data.
 - Procesor vloží do registrů řadiče parametry PO.
 - Nastaví bit "start operace".
 - Sekvenční automat řadiče neustále testuje bit "start operace", jakmile zjistí, že je nastaven, zahájí PO s parametry uloženými v registrech řadiče.
 - Řadič PZ a PZ provedou PO autonomně, bez pozornosti procesoru, konec PO řadič indikuje nastavením bitu "konec operace".
 - Od bitu "konec operace" je generována „žádost o přerušení“ do systémové sběrnice.
 - Jiná možnost: stav bitu "konec operace" je programově testován procesorem - dnes již málo používaný způsob (programová obsluha PO) - v discích není tento princip využíván.

- Procesor "si přečte" tzn. přenesou obsah stavového registru (stavová slabika), aby zjistil, zda PO proběhla bez problémů.
- Pokud je ve stavové slabice indikována chyba (porucha), vyžádá si přenesení slabik závad (příkazem „ohlaš závady“).
- Shrnutí:
 - Jednotlivé registry jsou programovatelné ze strany procesoru, je možné jejich obsah snímat do procesoru nebo do nich zapisovat pomocí instrukce IN/OUT.
 - Důležitým registrem je *datový registr*, přes nějž se přenášejí data.
 - Další registry: *řídící registr* (určuje způsob provedení PO), *stavový registr* (stav řadiče a PZ).
 - Požadavek na autonomní provádění periferních operací souvisí s tím, že většina periferních operací souvisí s prováděním nějaké mechanické činnosti, ta je časově náročná.

V/V sběrnice



Komunikace mezi zařízeními na V/V sběrnici podílejícími se na periferní operaci

- Příklady:
Centronics – rozhraní pro připojení tiskárny.
ST506 / IDE (ATA) / EIDE / SATA / SCSI – rozhraní pro připojení disků.

SCSI (Small Computer Systems Interface) – sběrnice pro připojení různých typů PZ (tiskárna, CD ROM, disky, skenery, ...)

- Fyzická konstrukce V/V sběrnice (většinou kabel).
- *Blokový (nárazový)/slabikový* režim.

Blokový režim - přenášejí se souvislé bloky dat.

Slabikový režim - přenos po slabikách (výrazně vyšší režie).

- V/V sběrnice může být navržena pouze pro jistý typ PZ (např. sběrnice pro připojení disků) nebo bude určena pro různé typy zařízení (např. sběrnice SCSI).
- Sběrnice SCSI – je možné připojit pevný disk, skener, CD ROM, tiskárnu,
- Takový způsob řízení PZ předpokládá vyšší úroveň řízení PZ (např. pomocí příkazů), tyto příkazy jsou pak interpretovány řadiči PZ různým způsobem podle typu PZ.

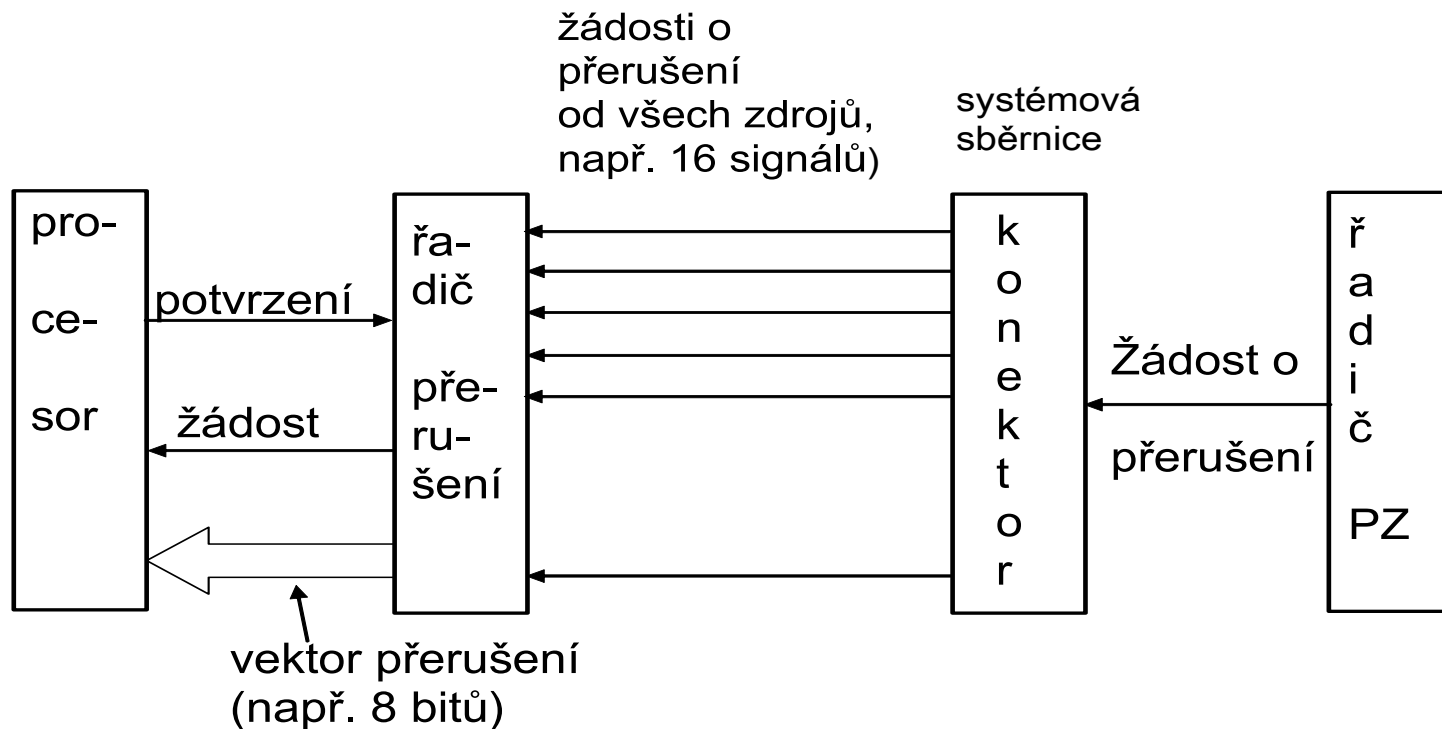
Periferní zařízení

- Pojem **autonomní periferní operace**:
PZ jsou ve velké většině případů **elektromechanická zařízení**.
Činnost mechanické části:
tiskárna - tisk znaku/řádku,
HDD (Hard Disc Drive), disková paměť - vystavení hlav, zápis dat do sektoru.
- Všechny tyto činnosti jsou **časově náročné** – snaha o to, aby tato činnost byla procesorem pouze zahájena a pak řízena řadičem PZ (bez pozornosti procesoru), procesor pak uvědoměn o jejím konci.
- Pokud je na V/V sběrnici (na kabel) připojeno více zařízení, pak i na úrovni komunikace řadiče s PZ existuje možnost zahájení PO na více PZ a čekání na ukončení (typické pro sběrnici SCSI).

- Výstupní periferní operace pak sestává z těchto fází:
 - přenos dat z operační paměti do vyrovnávací paměti řadiče PZ,
 - vložení parametrů PO do řadiče PZ,
 - zahájení PO (nastavení klopného obvodu „start operace“),
 - autonomní realizace periferní operace (tisk řádku, zápis sektoru/více sektorů),
 - hlášení z PZ do řadiče PZ o skončení operace (V/V sběrnice musí být pro tyto účely vybavena),
 - analýza stavové informace řadičem PZ o výsledku PO,
 - hlášení z řadiče do počítače o skončení operace (klopný obvod „konec operace“, možnost využití přerušení)
 - analýza stavové informace o výsledku PO procesorem.
- Při vstupní operaci bude průběh PO analogický.

Přerušeni

- PO probíhají **autonomně bez pozornosti procesoru** – o ukončení PO je **třeba informovat procesor** – vznikla potřeba zařadit do mechanismu obsluhy PO pojem „požadavek na přerušeni“.
- Pro tyto účely musí být vybavena systémová sběrnice tak, aby každý řadič mohl takový požadavek **generovat do systémové sběrnice**.
- Obdobně musí být vybavena i V/V sběrnice (mezi řadičem a PZ), pokud je na řadič připojeno více PZ – tam to v minulosti bylo spíše posloupností signálů, která měla význam žádosti o přerušeni.
- Po vzniku přerušeni musí počítač zajistit **přenos stavové slabiky** z řadiče PZ a její analýzu, tzn. zjistit, jak proběhla periferní operace.
- Pak může následovat **přenos slabik závad** (pokud při PO vznikla chyba/porucha) nebo přenos dat z vyrovnávací paměti do operační paměti.
- Přerušeni může sloužit také (kromě vstupu/výstupu dat) k synchronizaci programu a vnějších událostí a k okamžité reakci procesoru na důležitou stavovou změnu mimo procesor.



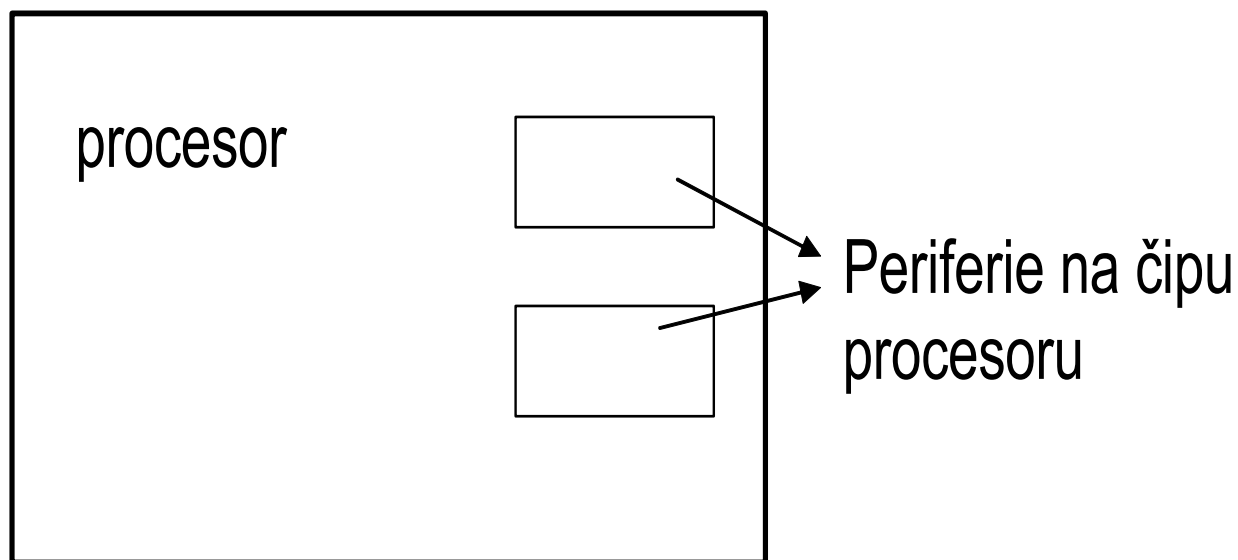
- Každý řadič PZ má na konektoru systémové sběrnice vyhrazenou jednu pozici (vývod konektoru - pin) pro generování žádosti o přerušení (**přerušení spouštěná hranou**) – sběrnice ISA, nebo je více žádostí sdruženo do jednoho signálu v systémové sběrnici – tak je to ve sběrnici PCI (**přerušení spouštěná úrovní**).

- Tento signál (žádost o přerušení) mohl být veden přímo do procesoru (nepříliš časté – možné tam, kde je malý počet přerušení - omezení v počtu vývodů, které jsou na pouzdru procesoru k dispozici).
- Řešení - mezi řadiče PZ a procesor zařadit prvek (**řadič přerušení**), který slučuje žádosti o přerušení z řadičů PZ a redukuje tak počet signálů pro komunikaci s procesorem na minimum (2 signály - žádost, potvrzení).
- Každý řadič PZ vysílá jednu žádost o přerušení.
- Řadič přerušení – **sdružuje žádosti o přerušení od jednotlivých zdrojů, řeší priority, zajišťuje první kroky obsluhy přerušení, komunikuje jednotným způsobem s procesorem** tak, aby vyvolal potřebnou **obslužnou rutinu přerušení**.
- Důležité: řadič přerušení posílá do procesoru informaci o tom, které přerušení bude obslouženo – např. **vektor přerušení** (jsou i jiné možnosti).
- Vektor přerušení – ukazatel do **tabulky přerušovacích vektorů** (v ní jsou uloženy adresy počátečních bodů přerušovacích rutin – celkem 256 adres – takto to bylo ve sběrnici ISA).

- Systémová sběrnice (např. ISA nebo PCI) byla rozvedena na systémové desce, platí, že řadič přerušení byl/je na systémové desce.
- Je navíc vyvedena na konektor, do něhož je zasunut řadič PZ.

Vnitřní přerušeni

Jsou generována periferiemi, která jsou na čipu procesoru (v některých sestavách např. paralelní port).



Vnější přerušení

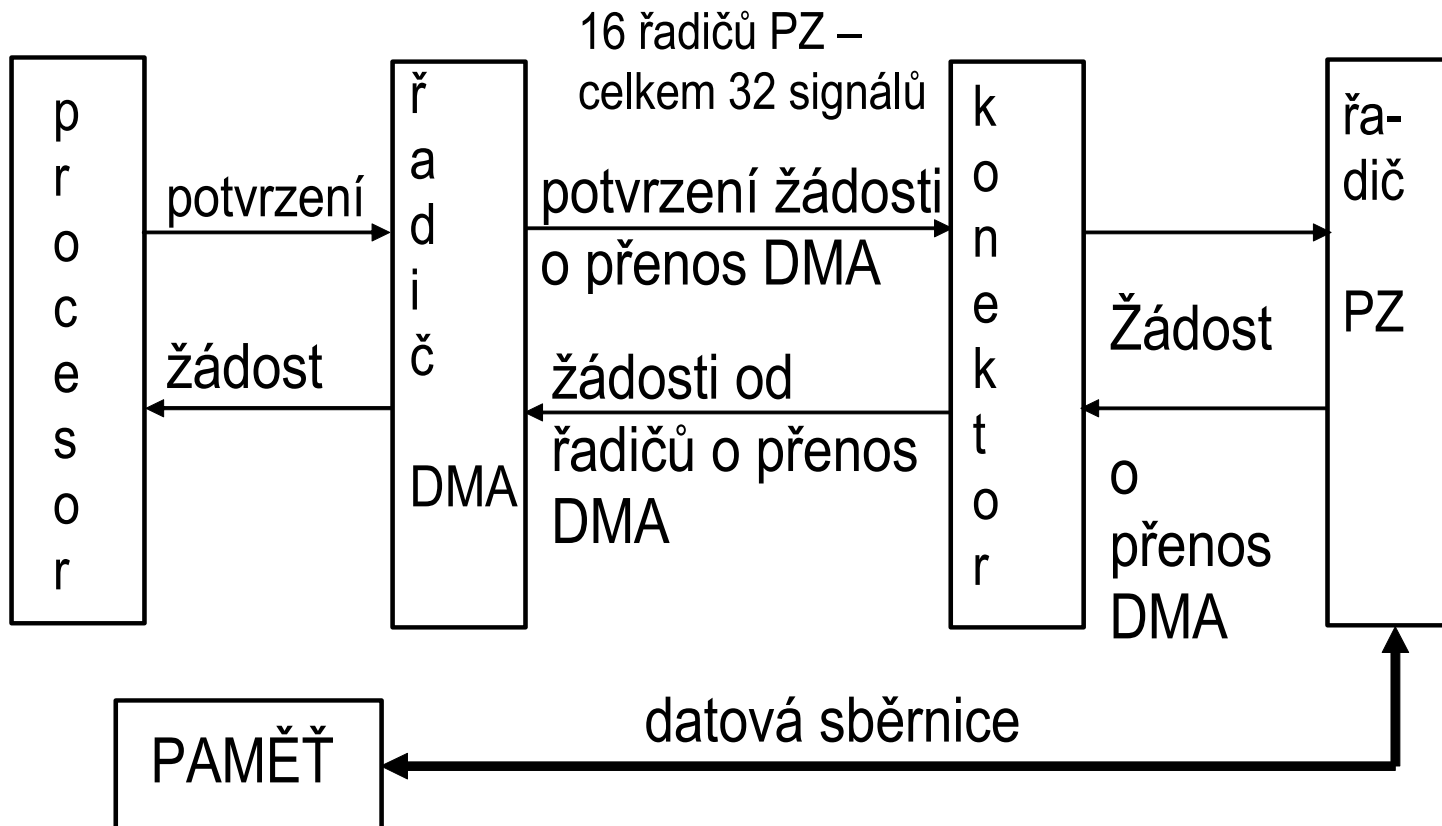
Přerušení od zařízení přístupného přes systémovou sběrnici.

Programové přerušení – způsobené instrukcí INT x, parametr x je ukazatelem do tabulky přerušovacích vektorů.

Nemaskovatelné přerušení – přerušení mající vysokou prioritu.

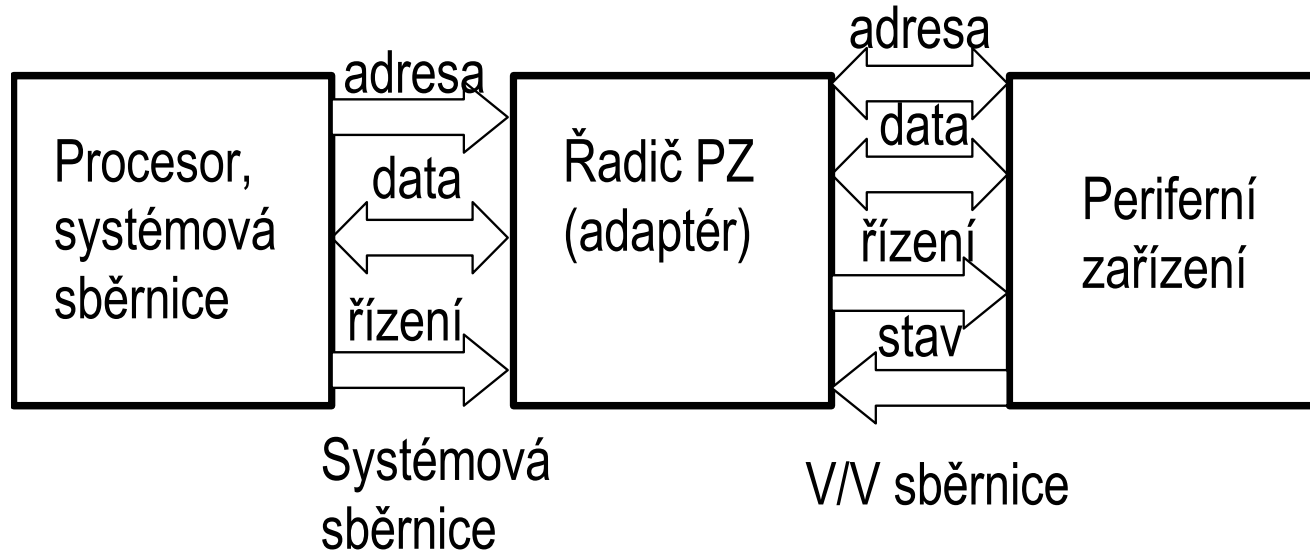
Přenosy dat s využitím přímého přístupu do paměti – DMA

- Přenos DMA (Direct Memory Access – přímý přístup do paměti)- **data se přenášejí z datového registru** (řadiče periferního zařízení) **přes sběrnici do operační paměti** (ne přes procesor ani přes řadič DMA) nebo ve směru opačném.
- Přenos je řízen **řadičem DMA** a nesouvisí s realizací instrukce.
- Řadič DMA - automat, který umí totéž co řadič sběrnice (generovat řídicí signály sběrnice).
- Další prvek, který umí řídit sběrnici - **bus master** - viz dokumentace k řadičům PZ dnešních PC (souvisí se sběrnici PCI).
- Mechanismus realizace přenosu DMA - výsledek jistého procesu začínajícího žádostí o přenos DMA generovaného některým z řadičů periferního zařízení.



SHRNUTÍ A ZÁVĚR

Struktura, která se podílí na realizaci periferní operace:



- Na periferní operaci (PO) se podílejí tyto komponenty: procesor, řadič periferního zařízení (PZ) a vlastní PZ a propojovací prvky: systémová sběrnice a vstup/výstupní sběrnice.
- Procesor a řadič PZ spolu komunikují přes registry, využívají systémovou sběrnici.
- Pojem **dedikovaná** v. **nededikovaná** a **sdílená** v. **nesdílená** sběrnice.

- Přenos DMA - **data se přenášejí z datového registru řadiče PZ přes systémovou sběrnici do operační paměti, příp. v opačném směru (ne přes procesor ani přes řadič DMA).**
- Role řadiče DMA – přiděluje systémovou sběrnici, řídí přenosy (generuje signály do sběrnice).

Pojem „autonomní provádění periferní operace“:

- Periferní zařízení jsou ve velké většině případů **elektromechanická zařízení**, periferní operace sestává ze dvou fází: fáze, kdy je ve hře pouze elektronika a fáze, kdy se provádí elektromechanická část periferní operace.
- Elektromechanická část periferní operace bude provedena autonomně bez pozornosti procesoru – ten se může věnovat jiným činnostem.

- Elektromechanické části PO předchází komunikace procesoru s registry řadiče PZ – vkládání parametrů PO do registrů řadiče PZ – 2 způsoby komunikace (isolované vstupy, vstupy / výstupy mapované do adresového prostoru operační paměti).
- Zahájení PO – role klopného obvodu „start operace“, jeho aktivaci musí předcházet vložení všech parametrů periferní operace do registrů řadiče PZ.
- Následuje autonomní provedení periferní operace.
- Musejí existovat mechanismy, jimiž řadič PZ dá procesoru najevo, že periferní operaci ukončil, jsou to:
 - programová obsluha PO,
 - obsluha s využitím přerušení.
- Po skončení PO se musejí data získaná během PO přenést do paměti.
- Dva způsoby přenosu – prováděním instrukcí nebo cestou DMA (příмого přístupu do paměti).

- Provádění instrukcí – přenos slova dat z datového registru řadiče PZ do universálního registru procesoru, pak přenos z universálního registru procesoru do paměti (oba přenosy realizovány provedením instrukce).
- DMA – přenos slova dat z datového registru řadiče PZ do paměti (nebo v opačném směru v případě operace „zápis“) – přímý přístup do paměti (řízeno automatem).

Obsluha periferní operace pomocí generování žádosti o přerušení

- Řadič PZ generuje do systémové sběrnice „žádost o přerušení“. Ten je přiveden na vstup řadiče přerušení. Ten rozhodne o přijetí žádosti o přerušení, dá na vědomí procesoru, jak rozhodl.
- Musí dát procesoru vědět, ve prospěch kterého řadiče PZ rozhodl, z tohoto řadiče budou přenášena data. Na straně procesoru je spuštěna patřičná obslužná rutina, která bude realizovat přenosy do operační paměti. Jiná možnost – pro přenos budou využity přenosy formou DMA – přímého přístupu do paměti.

Význam zkratkou použitých v textu

DMA – Direct Memory Access (přímý přístup do paměti)

PO – periferní operace

PZ – periferní zařízení